

**Semiconductor wafer including semiconductor device**

Patent Number: ☐ [US5982042](#)  
Publication date: 1999-11-09  
Inventor(s): NAKAMURA KAZUKO (JP)  
Applicant(s): MITSUBISHI ELECTRIC CORP (JP)  
Requested Patent: ☐ [JP9252034](#)  
Application Number: US19960712611 19960913  
Priority Number(s): JP19960060794 19960318  
IPC Classification: H01L23/58; H01L27/10; H01L23/48; H01L23/52  
EC Classification: [H01L21/78](#), [H01L23/485A](#)  
Equivalents: CN1095197B, CN1160290, ☐ [DE19645568](#), KR245434

---

**Abstract**

---

A semiconductor wafer, a semiconductor device, and a method of manufacturing the semiconductor device which prevent corrosion of pads in a semiconductor integrated circuit. A semiconductor wafer having semiconductor integrated circuits and interconnections extending from wire-bonding pads on the semiconductor integrated circuits to a dicing line is cut along the dicing line into chips. Part of the interconnections are left on the chips as wafer testing pad remainders, and the surfaces of the wafer testing pad remainders are covered with an insulating film, preventing the invasion of water from the wafer testing pad remainders and corrosion of the wire-bonding pads in the semiconductor integrated circuit, improving reliability and durability of the semiconductor device.

---

Data supplied from the esp@cenet database - I2



(19) 日本国特許庁 ( J P )

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-252034

(43) 公開日 平成 9 年 (1997) 9 月 22 日

(51) Int. Cl. <sup>6</sup>	識別記号	F I		
H01L 21/66		H01L 21/66		E
21/60	301	21/60	301	N
21/301		21/78		L

審査請求 未請求 請求項の数 8 O L (全10頁)

(21) 出願番号 特願平8-60794

(22) 出願日 平成 8 年 (1996) 3 月 18 日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目 2 番 3 号

(72) 発明者 中村 和子

東京都千代田区丸の内二丁目 2 番 3 号 三

菱電機株式会社内

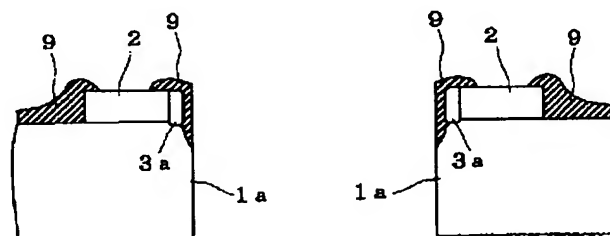
(74) 代理人 弁理士 吉田 茂明 (外 2 名)

(54) 【発明の名称】 半導体ウエハ、半導体装置及び半導体装置の製造方法

(57) 【要約】

【課題】 半導体集積回路内のパッドの腐蝕を防止する半導体ウエハ、半導体装置及び半導体装置の製造方法を得る。

【解決手段】 半導体集積回路 1 a と半導体集積回路 1 a 上のワイヤボンディング用パッド 2 からダイシングライン 6 にまたがる配線とを有する半導体ウエハをダイシングライン 6 に沿って切断してチップに分離する。配線の一部はウエハテスト用パッド残 3 a としてチップ上に残り、ウエハテスト用パッド残 3 a の表面を絶縁膜 9 で被覆する。従って、ウエハテスト用パッド残 3 a からの水分等の進入を防ぎ、半導体集積回路内のワイヤボンディング用パッド 2 の腐蝕を防止できるため、半導体装置の製品の信頼性、耐久性が向上する。



## 【特許請求の範囲】

【請求項 1】 第 1 のパッドを有する半導体集積回路を形成するための半導体集積回路形成領域と、前記半導体集積回路形成領域の周囲に形成され、前記半導体集積回路をチップとして切断するための切断領域と、

前記切断領域上に存在する第 2 のパッドと、前記第 1 のパッドと前記第 2 のパッドとを電氣的に接続し、かつ前記半導体集積回路形成領域上に折れ目を有する配線と、を備えた半導体ウエハ。

【請求項 2】 前記第 2 のパッドの面積は、前記第 1 のパッドの面積より大きい請求項 1 記載の半導体ウエハ。

【請求項 3】 前記第 2 のパッドが少なくとも 1 つ形成できる面積と同じ面積を有する余白が前記半導体集積回路形成領域の周囲の前記切断領域に存在することなく前記第 2 のパッドが前記半導体集積回路形成領域の周囲に形成されている請求項 1 記載の半導体ウエハ。

【請求項 4】 前記半導体集積回路形成領域は第 1 及び第 2 の半導体集積回路形成領域を含む複数の前記半導体集積回路からなり、前記配線は第 1 及び第 2 の配線を含む複数の前記配線からなり、

前記第 1 の配線は、

前記第 1 の半導体集積回路形成領域上の前記第 1 のパッドと、前記第 2 のパッドとを電氣的に接続し、かつ前記第 1 の半導体集積回路形成領域上に折れ目を有し、

前記第 2 の配線は、

前記第 2 の半導体集積回路形成領域上の前記第 1 のパッドと、前記第 2 のパッドとを電氣的に接続し、かつ前記第 2 の半導体集積回路形成領域上に折れ目を有する請求項 1 記載の半導体ウエハ。

【請求項 5】 半導体集積回路を形成するための半導体集積回路形成領域から前記半導体集積回路形成領域の周囲に形成された切断領域にまたがる配線を有する半導体ウエハを前記切断領域に沿って切断して形成された半導体装置であって、前記配線の切断面を被覆する絶縁膜を備えた半導体装置。

【請求項 6】 半導体集積回路を形成するための半導体集積回路形成領域から前記半導体集積回路形成領域の周囲に形成された切断領域にまたがる配線を有する半導体ウエハを前記切断領域に沿って切断して形成された半導体装置であって、前記半導体集積回路形成領域上の前記配線は、折れ目を有する半導体装置。

【請求項 7】 半導体集積回路を形成するための半導体集積回路形成領域から前記半導体集積回路形成領域の周囲に形成された切断領域にまたがる配線を有する半導体ウエハを準備する工程と、

前記半導体集積回路形成領域と前記切断領域との境界に

溝を形成することにより前記配線を切断する工程と、前記溝に前記配線の切断面を被覆する絶縁膜を形成する工程と、前記切断領域に沿って切断して前記半導体集積回路をチップとして分離する工程と、を備えた半導体装置の製造方法。

【請求項 8】 前記絶縁膜を形成する工程は、前記半導体集積回路のワイヤボンディング用のパッド以外の前記半導体集積回路形成領域及び前記切断領域に形成する請求項 7 記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

【発明の属する技術分野】 この発明は、半導体ウエハ、半導体装置及び半導体装置の製造方法に関し、特に半導体装置上のパッドからダイシングラインにまたがる配線を有する半導体ウエハ、その半導体ウエハから形成される半導体装置及び半導体装置の製造方法に関する。

## 【 0 0 0 2 】

【従来の技術】 図 1 6 は従来の半導体ウエハを示す上面図である。ウエハテストは図 1 6 に示すように、半導体集積回路 1 a 内にあるワイヤボンディング用パッド 2 にウエハテスト用プローブ 4 を当てて行う。また、図 1 7 は図 1 6 に示す半導体ウエハ 1 の断面図である。ウエハテストの終了後、図 1 8 を参照して、ダイシングライン 6 に沿って切断して、半導体集積回路 1 a をチップとして分離する。図 1 9、図 2 0 はそれぞれ図 1 7、図 1 8 に相当し、半導体集積回路 1 a 上の能動領域を保護するために絶縁膜 9 が塗布してある場合を示す。半導体集積回路 1 a をチップとして分離した後、半導体集積回路 1 a のワイヤボンディング用パッド 2 に接続するボンディングワイヤ（図示せず）を形成する。

【 0 0 0 3 】 ウエハテスト用プローブ 4 がワイヤボンディング用パッド 2 に接触すると、ワイヤボンディング用パッド 2 に損傷 5 が生じる。また、近年、半導体集積回路 1 a を小さくする為や半導体集積回路 1 a 内に占める能動領域の割合を増大させる為に、ワイヤボンディング用パッド 2 は縮小化へと進んでいる。従って、この半導体集積回路 1 a の縮小化により、ワイヤボンディング用パッド 2 の損傷 5 上にボンディングワイヤが接続され易く、ワイヤボンディング用パッド 2 とボンディングワイヤとの接合不良が生じ易い。

【 0 0 0 4 】 この接合不良を防止するための従来の半導体ウエハ 1 の断面を図 2 1 に示す。ウエハテストは、ダイシングライン 6 内にあるウエハテスト用パッド 3 のみにウエハテスト用プローブ 4 を当てて行う。ウエハテスト終了後は、図 2 2 を参照して、ダイシングライン 6 に沿って切断して、半導体集積回路 1 a をチップとして分離する。図 2 3、図 2 4 はそれぞれ図 2 1、図 2 2 に相当し、半導体集積回路 1 a 上の能動領域を保護するために絶縁膜 9 が塗布してある場合を示す。

10

20

30

40

50

## 【 0 0 0 5 】

【発明が解決しようとする課題】しかしながら、図 2 2 に示すように、ウエハテスト用パッド残 3 a の上面や切断面が露出する。この為、ウエハテスト用パッド残 3 a からワイヤボンディング用パッド 2 へ水分、カリウム、マグネシウム等のアルミ ( A 1 ) を腐食させる物質が進入して、ワイヤボンディング用パッド 2 のアルミ腐蝕が生じるという問題点がある。

【 0 0 0 6 】本発明は、これらの問題点を解決するためになされたものであり、半導体集積回路内のパッドの腐蝕を防止する半導体ウエハ、半導体装置及び半導体装置の製造方法を得ることを目的とする。

## 【 0 0 0 7 】

【課題を解決するための手段】本発明の請求項 1 に係る課題解決手段は、第 1 のパッドを有する半導体集積回路を形成するための半導体集積回路形成領域と、前記半導体集積回路形成領域の周囲に形成され、前記半導体集積回路をチップとして切断するための切断領域と、前記切断領域上に存在する第 2 のパッドと、前記第 1 のパッドと前記第 2 のパッドとを電氣的に接続し、かつ前記半導体集積回路形成領域上に折れ目を有する配線とを備える。

【 0 0 0 8 】本発明の請求項 2 に係る課題解決手段は、前記第 2 のパッドの面積は、前記第 1 のパッドの面積より大きい。

【 0 0 0 9 】本発明の請求項 3 に係る課題解決手段は、前記第 2 のパッドが少なくとも 1 つ形成できる面積と同じ面積を有する余白が前記半導体集積回路形成領域の周囲の前記切断領域に存在することなく前記第 2 のパッドが前記半導体集積回路形成領域の周囲に形成されている。

【 0 0 1 0 】本発明の請求項 4 に係る課題解決手段は、前記半導体集積回路形成領域は第 1 及び第 2 の半導体集積回路形成領域を含む複数の前記半導体集積回路からなり、前記配線は第 1 及び第 2 の配線を含む複数の前記配線からなり、前記第 1 の配線は、前記第 1 の半導体集積回路形成領域上の前記第 1 のパッドと、前記第 2 のパッドとを電氣的に接続し、かつ前記第 1 の半導体集積回路形成領域上に折れ目を有し、前記第 2 の配線は、前記第 2 の半導体集積回路形成領域上の前記第 1 のパッドと、前記第 2 のパッドとを電氣的に接続し、かつ前記第 2 の半導体集積回路形成領域上に折れ目を有する。

【 0 0 1 1 】本発明の請求項 5 に係る課題解決手段は、半導体集積回路を形成するための半導体集積回路形成領域から前記半導体集積回路形成領域の周囲に形成された切断領域にまたがる配線を有する半導体ウエハを前記切断領域に沿って切断して形成された半導体装置であって、前記配線の切断面を被覆する絶縁膜を備える。

【 0 0 1 2 】本発明の請求項 6 に係る課題解決手段は、半導体集積回路を形成するための半導体集積回路形成領

域から前記半導体集積回路形成領域の周囲に形成された切断領域にまたがる配線を有する半導体ウエハを前記切断領域に沿って切断して形成された半導体装置であって、前記半導体集積回路形成領域上の前記配線は、折れ目を有する。

【 0 0 1 3 】本発明の請求項 7 に係る課題解決手段は、半導体集積回路を形成するための半導体集積回路形成領域から前記半導体集積回路形成領域の周囲に形成された切断領域にまたがる配線を有する半導体ウエハを準備する工程と、前記半導体集積回路形成領域と前記切断領域との境界に溝を形成することにより前記配線を切断する工程と、前記溝に前記配線の切断面を被覆する絶縁膜を形成する工程と、前記切断領域に沿って切断して前記半導体集積回路をチップとして分離する工程とを備える。

【 0 0 1 4 】本発明の請求項 8 に係る課題解決手段は、前記絶縁膜を形成する工程は、前記半導体集積回路のワイヤボンディング用のパッド以外の前記半導体集積回路形成領域及び前記切断領域に形成する。

## 【 0 0 1 5 】

## 【発明の実施の形態】

実施の形態 1. 図 1 ～図 7 は本発明の実施の形態 1 における半導体装置の製造方法を示す図である。まず、図 1 を参照して、半導体ウエハ 1 を準備する。半導体ウエハ 1 上には集積回路形成領域上に半導体集積回路 1 a が形成されている。切断領域であるダイシングライン 6 は半導体集積回路形成領域を区画する。ワイヤボンディング用パッド 2 は半導体集積回路 1 a 上に形成されている。ワイヤボンディング用パッド 2 がダイシングライン 6 上に延在し、ダイシングライン 6 上のワイヤボンディング用パッド 2 がウエハテスト用パッド 3 となっており、ワイヤボンディング用パッド 2 及びウエハテスト用パッド 3 は電氣的に接続されている。即ち、ダイシングライン 6 上のワイヤボンディング用パッド 2 はウエハテスト用パッド 3 としての役割をし、ワイヤボンディング用パッド 2 の半導体集積回路 1 a からダイシングライン 6 にまたがる部分は、ワイヤボンディング用パッド 2 とウエハテスト用パッド 3 とを電氣的に接続する配線としての役割をする。また、図 2 は図 1 の断面を示す。

【 0 0 1 6 】この半導体ウエハ 1 に対してウエハテストを行う。ウエハテスト時にウエハテスト用パッド 3 にウエハテスト用プローブ 4 を接触させて、導通テストを行う。半導体集積回路 1 a 上のワイヤボンディング用パッド 2 にはウエハテスト用プローブ 4 を接触させない。従って、半導体集積回路 1 a 上のワイヤボンディング用パッド 2 上には損傷 5 が生じない。

【 0 0 1 7 】次に図 3 を参照して、半導体集積回路形成領域と切断領域であるダイシングライン 6 との境界にレーザー光 8 を用いて溝 8 a を形成する ( 予備カット工程 ) 。溝 8 a はウエハテスト用パッド 3 の表面から裏面に貫通し、配線としての役割をするウエハテスト用パ

ド3を切断する。なお、この切断は半導体集積回路1aの表面から裏面にまでに貫通（即ちチップに分離）しない。ウエハテスト用パッド3の一部が半導体集積回路形成領域上にウエハテスト用パッド残3aとして残る。図4は図3の上面を示す。

【0018】次に図5を参照して、溝8aにウエハテスト用パッド3の切断面を被覆する絶縁膜9を形成する（絶縁膜形成工程）。絶縁膜9はパッシベーション膜、ポリミド膜等であり、ワイヤボンディング用パッド2以外の半導体集積回路形成領域上と切断領域上とに形成される。図6は図5の上面を示す。

【0019】次に図7を参照して、ダイシングライン6に沿って切断して多数の半導体集積回路1aをチップに分離する（最終カット工程）。半導体集積回路1aはウエハテスト用パッド3の切断面を被覆する絶縁膜9を有する。

【0020】本実施の形態では、チップを切り離した後にはチップ内に残るワイヤボンディング用パッド2の残りであるウエハテスト用パッド残3aを絶縁膜9で完全に覆って、水分等の進入を防ぎ、チップ内のワイヤボンディング用パッド2の腐蝕を防止できるため、半導体装置の製品の信頼性、耐久性が向上する。

【0021】なお、図23に示す半導体ウエハ1を準備した後、予備カット工程、絶縁膜形成工程、最終カット工程を行ってもよい。しかしこの場合、図23に示す半導体ウエハ1において半導体集積回路1a上の能動領域を保護するための絶縁膜9が形成されているにもかかわらず、さらに絶縁膜形成工程において絶縁膜9を塗布することになる。従って、従来に比べ、ウエハテスト用パッド3を確保する為のマスクの設計精度を塗布精度等がさらに要求され、生産歩留りを低下させる要因が加わる。

【0022】また、図5に示す絶縁膜形成工程は、ワイヤボンディング用パッド2の表面以外半導体集積回路1a及びダイシングライン6を絶縁膜9で覆う。これに対し、図23ではワイヤボンディング用パッド2の表面以外の半導体集積回路1a及びダイシングライン6の一部を覆い、さらにウエハテストを行うためにウエハテスト用パッド3を露出させている。従って、図5の方が、図23よりもウエハテスト用パッド3を露出させない分、絶縁膜9を塗布する際のマスクの設計精度や塗布精度が必要ない。

【0023】実施の形態2. 図8は本発明の実施の形態2における半導体ウエハを示す図である。図8において、1は半導体ウエハ、1aは半導体ウエハ1上の半導体集積回路形成領域上に形成された半導体集積回路、2は半導体ウエハ1内に形成されたワイヤボンディング用パッド、3はウエハテスト用パッド、4はウエハテストに用いるウエハテスト用プローブ、5はウエハテスト用パッド3上の損傷、6は半導体集積回路形成領域を区画

する切断領域であるダイシングライン、7はワイヤボンディング用パッド2とウエハテスト用パッド3とを接続する配線である。

【0024】半導体集積回路1aは半導体ウエハ1の表面の半導体集積回路形成領域上に形成されている。ダイシングライン6は半導体集積回路形成領域を区画する。ワイヤボンディング用パッド2は半導体集積回路1a上に多数形成されている。ウエハテスト用パッド3はダイシングライン6上に形成されている。延長アルミ配線7はワイヤボンディング用パッド2とウエハテスト用パッド3とを電気的に接続している。延長アルミ配線7の形状は図8に示すように直線が急角度に折れ曲がった折れ目を有し、その折れ目は少なくとも半導体集積回路形成領域上に形成されている。なお、パッシベーション膜、ポリミド膜等からなる絶縁膜（図示せず）がワイヤボンディング用パッド2以外の半導体集積回路形成領域上と切断領域上とに形成される。

【0025】この半導体ウエハ1に対してウエハテストを行う。ウエハテスト時にウエハテスト用パッド3にウエハテスト用プローブ4を接触させて、導通テストを行う。ワイヤボンディング用パッド2にはウエハテスト用プローブ4を接触させない。従って、ワイヤボンディング用パッド2上には損傷5が生じない。また、ウエハテスト後にワイヤボンディング用パッド2を露出させるように半導体ウエハ1の表面に絶縁膜9を塗布する。又はウエハテスト前にワイヤボンディング用パッド2及びウエハテスト用パッド3を露出させるように半導体ウエハ1の表面に絶縁膜9を塗布してもよい。その後、この半導体ウエハ1をダイシングライン6に沿って切断して多数の半導体集積回路1aをチップに分離する。従って、水分等の進入は、延長アルミ配線7の切断面のみから進入する。しかし、折れ目により、延長アルミ配線7の進入が抑制され、ワイヤボンディング用パッド2へ到達することが抑制される。

【0026】本実施の形態では、折れ目により、水分等の進入を防ぎ、チップ内のワイヤボンディング用パッド2の腐蝕を防止できるため、半導体装置の製品の信頼性、耐久性が向上する。

【0027】また、実施の形態1において説明した予備カット工程、絶縁膜形成工程、最終カット工程を用いてもよい。この場合、延長アルミ配線7の切断面を絶縁膜9で被覆するため、さらに半導体装置の製品の信頼性、耐久性が向上する。

【0028】また、延長アルミ配線7の折れ目は、U字型、L字型、ジグザグ形状、及びそれらを組み合わせた形状でもよい。

【0029】実施の形態3. 図9は本発明の形態3における半導体ウエハを示す図である。図9中の符号は図8中の符号に対応している。図9に示すように、隣接する複数の半導体集積回路1a上のそれぞれのワイヤボンデ

イング用パッド 2 と 1 つのウエハテスト用パッド 3 とを折れ目を有する延長アルミ配線 7 を介して電氣的に接続している。延長アルミ配線の折れ目は少なくとも半導体集積回路形成領域上に形成されている。

【0030】本実施の形態では、実施の形態 3 に加え、複数のワイヤボンディング用パッド 2 と 1 つのウエハテスト用パッド 3 とを延長アルミ配線 7 を介して電氣的に接続しているため、ダイシングライン 6 の縮小化、ひいては、半導体装置のとれ数増加を図れる。

【0031】実施の形態 4、図 10 ～ 図 15 は実施の形態 1 の半導体ウエハの変形例を示す図である。まず、図 10 は図 1 の変形例であり、ワイヤボンディング用パッド 2 とウエハテスト用パッド 3 とを電氣的に接続する接続部を延長アルミ配線 7 に置き換えた変形例である。

【0032】次に図 11 は図 10 の変形例であり、ウエハテスト用パッド 3 の表面積はワイヤボンディング用パッド 2 の表面積より大きい。また、ウエハテスト用パッド 3 はダイシングライン 6 の表面をできる限り用いて、大きく形成することが望ましい。ウエハテスト用パッド 3 の表面積を大きくすることにより、ウエハテスト用プローブ 4 をウエハテスト用パッド 3 に接触する際の位置ズレの許容量が増えるため、ウエハテストのプロセスが容易になる。

【0033】次に図 12 は図 11 の変形例であり、ウエハテスト用パッド 3 を半導体集積回路 1 a の角の近傍のダイシングライン 6 上にも配置する。図 11 では半導体集積回路 1 a の角の近傍のダイシングライン 6 上にウエハテスト用パッド 3 が少なくとも 1 つ形成できる面積と同じ面積を有する空き領域（余白）が存在するが、図 12 では、そのような空き領域がダイシングライン 6 上に存在しないように、半導体集積回路 1 a の角の近傍のダイシングライン 6 上にもウエハテスト用パッド 3 を形成することにより、ダイシングライン 6 の有効利用を図る。ダイシングライン 6 の角の近傍にもウエハテスト用パッド 3 を形成するために配線を L 字型等に形成する。

【0034】次に図 13 は図 1 の変形例であり、隣接する複数の半導体集積回路 1 a 上のそれぞれのワイヤボンディング用パッド 2 を 1 つのワイヤボンディング用パッド 2 で形成して、ワイヤボンディング用パッド 2 の中央部をウエハテスト用パッド 3 として、ダイシングライン 6 の縮小化、ひいては、半導体装置のとれ数増加を図れる。

【0035】次に図 14 は図 13 の変形例であり、半導体集積回路 1 a とダイシングライン 6 にまたがるワイヤボンディング用パッド 2 とウエハテスト用パッド 3 とを電氣的に接続する部分を延長アルミ配線 7 に置き換える。

【0036】次に図 15 は図 14 の変形例であり、ウエハテスト用パッド 3 の表面積はワイヤボンディング用パッド 2 の表面積より大きくしている。

【0037】これら図 10 ～ 図 15 に示す半導体ウエハ 1 に、実施の形態 1 において説明した予備カット工程、絶縁膜形成工程、最終カット工程を用いて、チップに分離した半導体集積回路 1 a を形成する。分離した半導体集積回路 1 a はウエハテスト用パッド 3 の切断面を被覆する絶縁膜 9 を有する。

【0038】また、図 10、図 11、図 12、図 14、図 15 に示す半導体ウエハ 1 において、延長アルミ配線 7 を折れ目を有する延長アルミ配線に置き換え、その折れ目は少なくとも半導体集積回路形成領域上に形成された半導体ウエハ 1 を用いてもよい。

【0039】

【発明の効果】本発明請求項 1 によると、半導体集積回路をチップに分離しても、折れ目により、配線からの水分等の進入を防いで、第 1 のパッドの腐蝕を防止できるため、半導体装置の製品の信頼性、耐久性が向上するという効果を奏す。

【0040】本発明請求項 2 によると、第 2 のパッドの面積を大きくすることにより、ウエハテストにおけるプローブを第 2 のパッドに接触する際の位置ズレの許容量が増えるため、ウエハテストのプロセスが容易になるという効果を奏す。

【0041】本発明請求項 3 によると、半導体集積回路形成領域の周囲の切断領域を有効に利用できるという効果を奏す。

【0042】本発明請求項 4 によると、切断領域の縮小化、ひいては、半導体装置のとれ数増加を図れるという効果を奏す。

【0043】本発明請求項 5 によると、配線の切断面からの水分等の進入を防ぎ、半導体集積回路内のパッドの腐蝕を防止できるため、半導体装置の製品の信頼性、耐久性が向上するという効果を奏す。

【0044】本発明請求項 6 によると、折れ目により、配線からの水分等の進入を防ぎ、チップ内のパッドの腐蝕を防止できるため、半導体装置の製品の信頼性、耐久性が向上するという効果を奏す。

【0045】本発明請求項 7 によると、配線からの水分等の進入を防ぎ、チップ内のパッドの腐蝕を防止できる半導体装置が得られるという効果を奏す。

【0046】本発明請求項 8 によると、溝、半導体集積回路のパッド以外の半導体集積回路形成領域及び前記切断領域に絶縁膜を同時に形成することで絶縁膜を形成する際のマスクの設計精度や塗布精度が軽減できるという効果を奏す。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 における半導体装置の製造方法を示す上面図である。

【図 2】 本発明の実施の形態 1 における半導体装置の製造方法を示す断面図である。

【図 3】 本発明の実施の形態 1 における半導体装置の

製造方法を示す断面図である。

【図 4】 本発明の実施の形態 1 における半導体装置の製造方法を示す上面図である。

【図 5】 本発明の実施の形態 1 における半導体装置の製造方法を示す断面図である。

【図 6】 本発明の実施の形態 1 における半導体装置の製造方法を示す上面図である。

【図 7】 本発明の実施の形態 1 における半導体装置を示す断面図である。

【図 8】 本発明の実施の形態 2 における半導体ウエハを示す上面図である。

【図 9】 本発明の実施の形態 3 における半導体ウエハを示す上面図である。

【図 10】 本発明の実施の形態 4 における半導体ウエハを示す上面図である。

【図 11】 本発明の実施の形態 4 における半導体ウエハを示す上面図である。

【図 12】 本発明の実施の形態 4 における半導体ウエハを示す上面図である。

【図 13】 本発明の実施の形態 4 における半導体ウエ

ハを示す上面図である。

【図 14】 本発明の実施の形態 4 における半導体ウエハを示す上面図である。

【図 15】 本発明の実施の形態 4 における半導体ウエハを示す上面図である。

【図 16】 従来の半導体ウエハを示す上面図である。

【図 17】 図 16 の断面図である。

【図 18】 従来の半導体装置を示す上面図である。

【図 19】 従来の半導体ウエハの断面図である。

【図 20】 従来の半導体装置の断面図である。

【図 21】 従来の半導体ウエハの断面図である。

【図 22】 従来の半導体装置の断面図である。

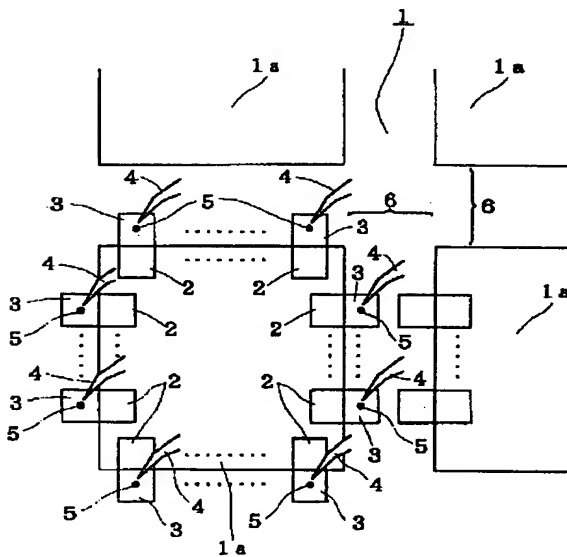
【図 23】 従来の半導体ウエハの断面図である。

【図 24】 従来の半導体装置の断面図である。

【符号の説明】

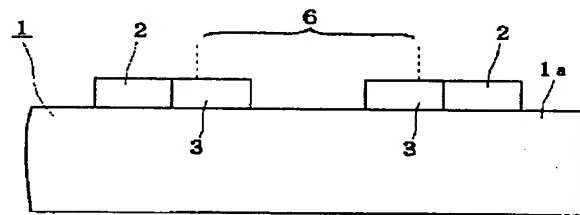
1 半導体ウエハ、1a 半導体集積回路、2 ワイヤボンディング用パッド、3 ウエハテスト用パッド、3a ウエハテスト用パッド残、4 ウエハテスト用プローブ、5 損傷、6 ダイシングライン、7 延長アルミ配線、8 レーザー光、8a 溝、9 絶縁膜。

【図 1】

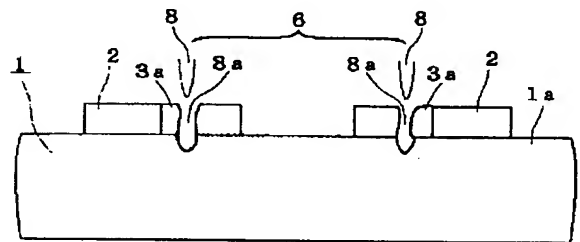


- 1 : 半導体ウエハ
- 1a : 半導体集積回路
- 2 : ワイヤボンディング用パッド
- 3 : ウエハテスト用パッド
- 6 : ダイシングライン

【図 2】

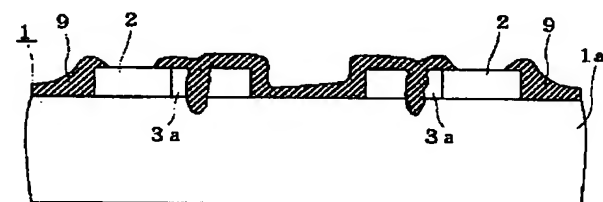


【図 3】



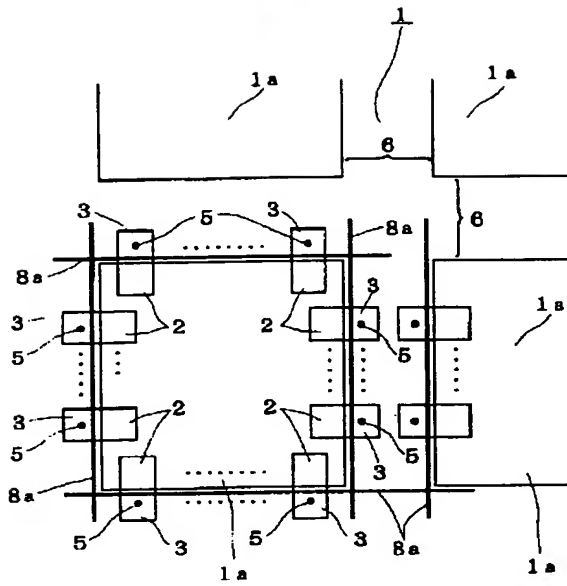
8a : 溝

【図 5】

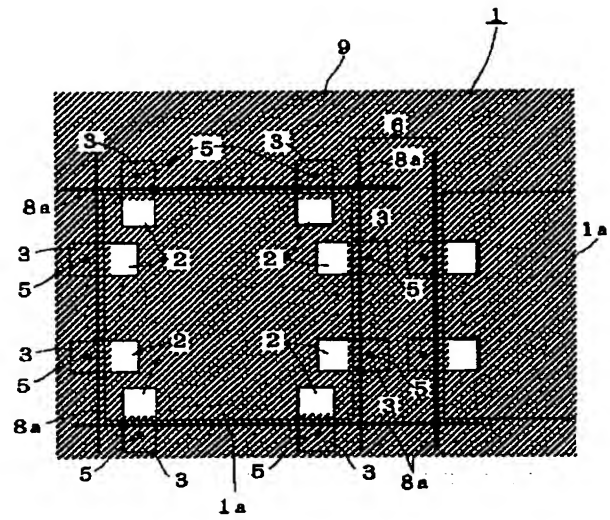




【図 4】

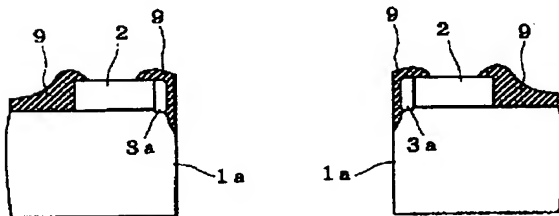


【図 6】

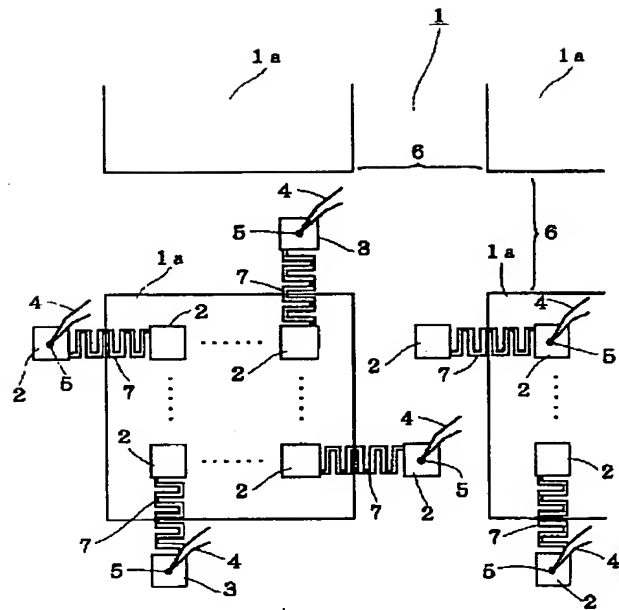


9 : 絶縁膜

【図 7】

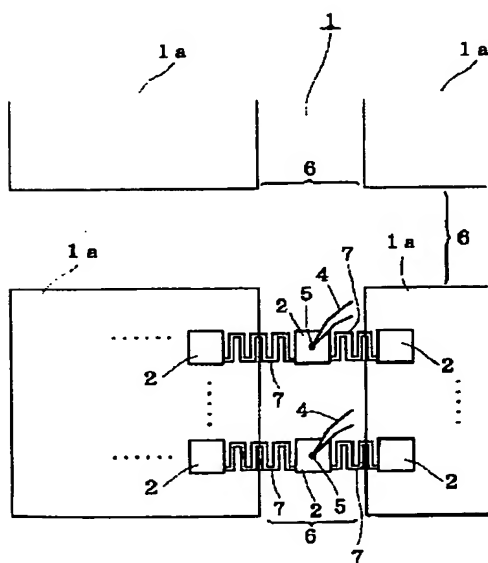


【図 8】

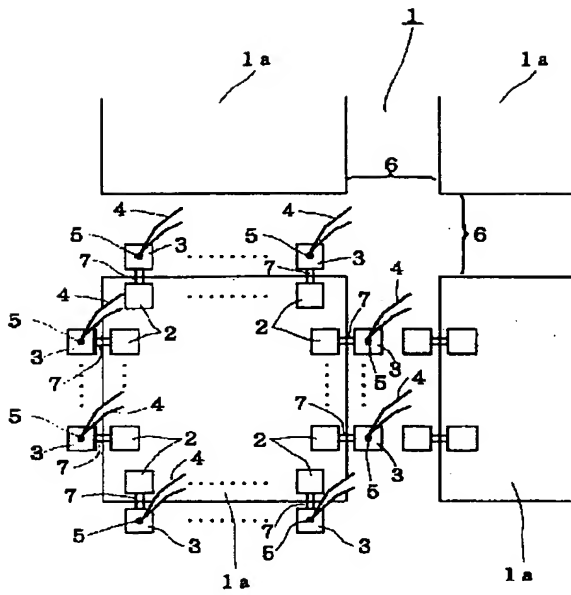


7 : 延長アルミ配線

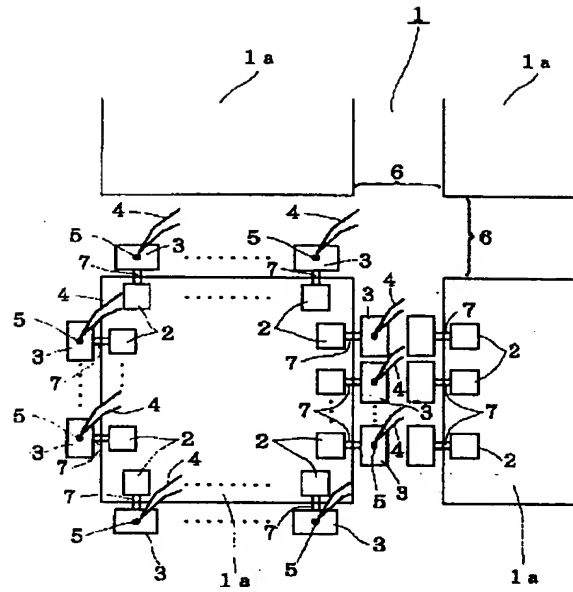
【図 9】



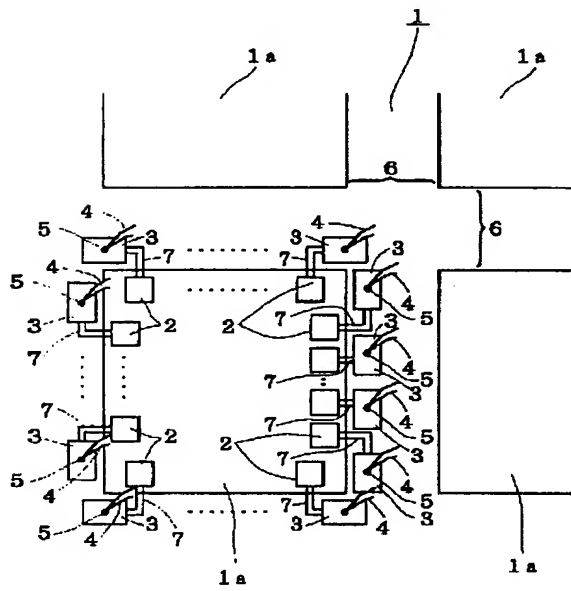
【図10】



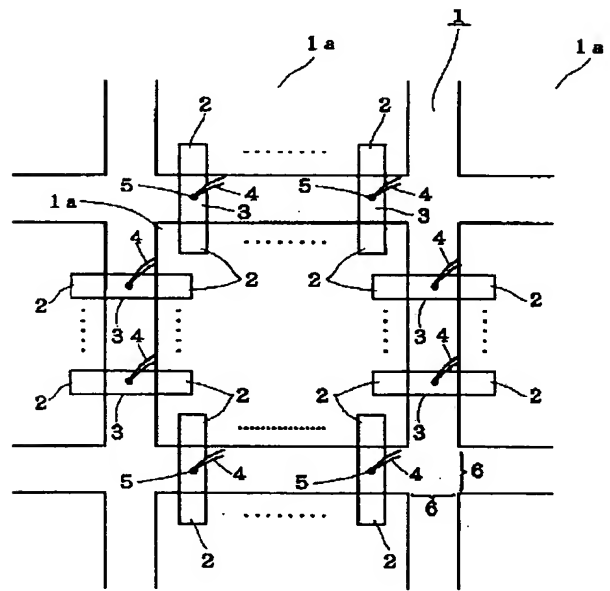
【図11】



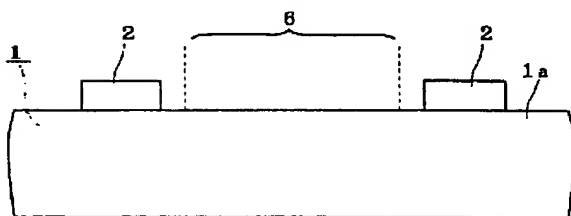
【図12】



【図13】



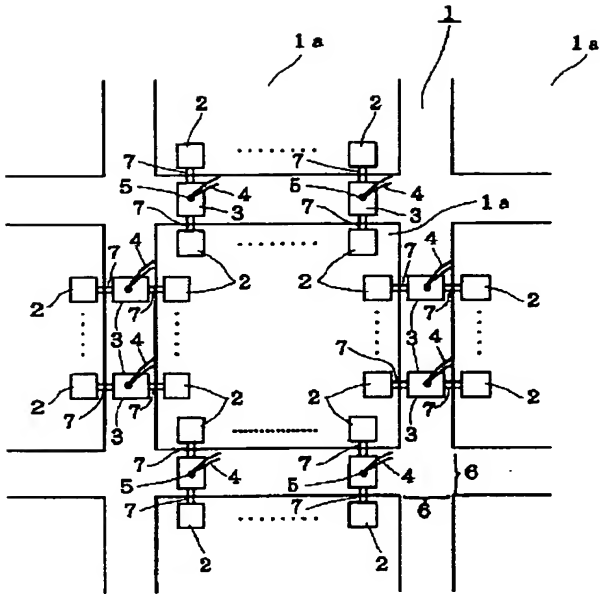
【図17】



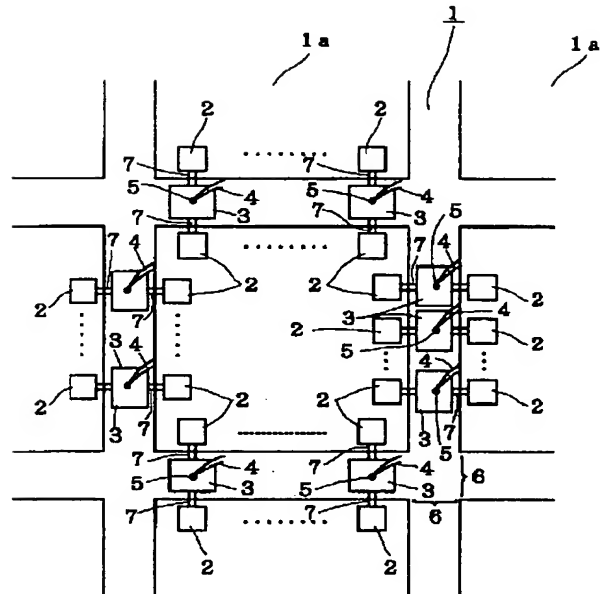
【図18】



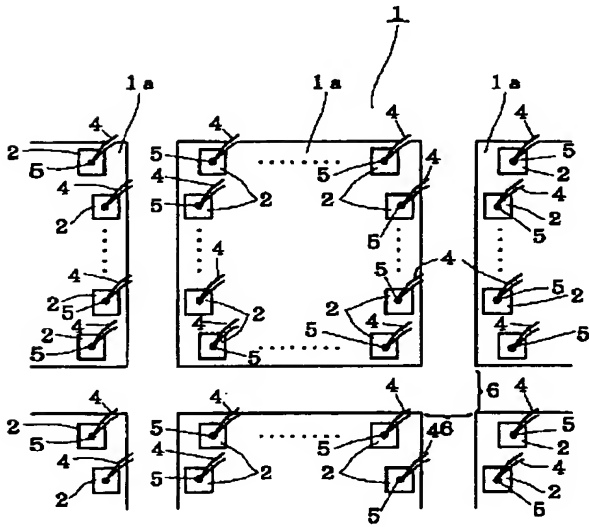
【図 14】



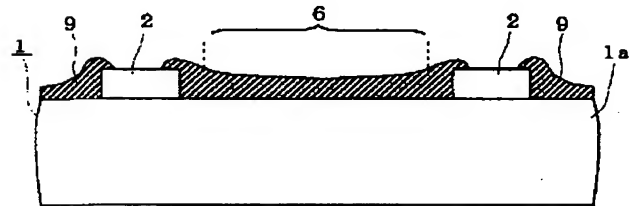
【図 15】



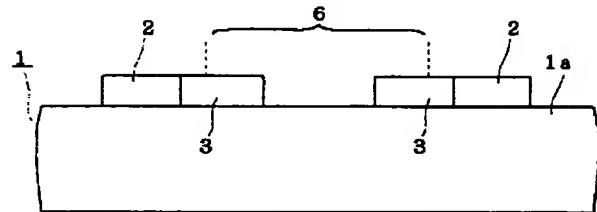
【図 16】



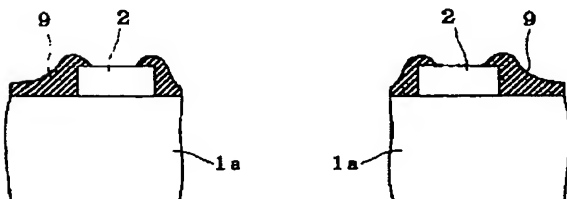
【図 19】



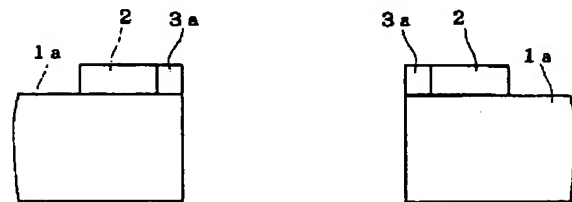
【図 21】



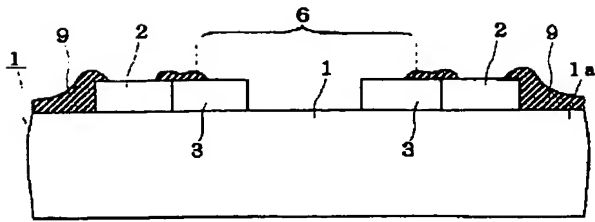
【図 20】



【図 22】



【図23】



【図24】

